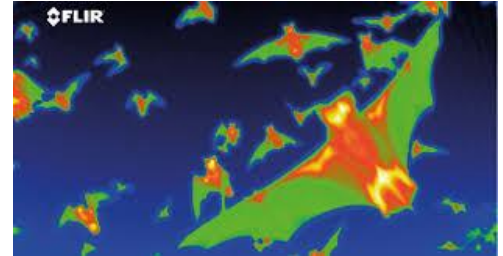


Recherche de solutions innovantes pour l'implémentation de photodiodes pincées dans des substrats résistifs pour la détection dans le proche infrarouge.

Financement : DGA-AID classique

Localisation : ISAE-SUPAERO, Toulouse



1. Objet de la thèse (5 lignes maximum)

Cette étude consiste à analyser, comprendre les performances des imageurs basés sur des photodiodes pincées réalisés sur des substrats de Silicium plus résistifs que la « normale ». L'enjeu est de disposer d'un imageur CMOS à la sensibilité dans le rouge et le proche infra-rouge augmentée pour augmenter la bande spectrale tout en conservant les avantages des dispositifs CMOS sur Silicium.

2. Descriptif de la thèse (1 page environ)

Les capteurs d'image de type CMOS utilisés actuellement sur les dispositifs grand public (smartphone, appareil photo), mais aussi pour des applications scientifiques avancées telles que l'observation de la Terre utilisent des matrices de pixels avec des photodiodes dites « pincées ». Les photodiodes « pincées » (Pinned PhotoDiode, PPD) sont des dispositifs apparus il y a quasiment 30 ans et sont largement employés aujourd'hui grâce à leurs très bonnes performances en courant d'obscurité et en sensibilité. En effet, ces photodiodes, de part leur construction, ont leur zone de collection (cathode N) isolée de l'interface avec l'oxyde de surface par une couche de pincement (dopée P) (voir Fig. 1), ce qui limite drastiquement la formation de courant d'obscurité pendant l'intégration du signal lumineux.

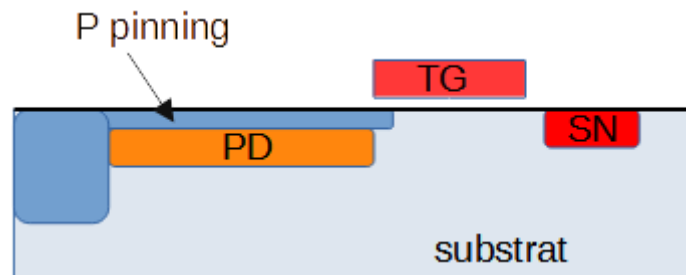


Fig. 1 Coupe schématique d'une photodiode pincée. TG est la grille de transfert, SN le nœud de collection et PD la photodiode.

Ces dispositifs sont réalisés sur des plaques de Silicium comme la très grande majorité des composants en micro-électronique. Le Silicium présente l'avantage d'avoir une énergie de bande interdite de 1,12 eV, ce qui conduit à l'existence d'une fréquence de coupure du Silicium égale à environ 1,1 μm . Comme les très courtes longueurs d'onde sont également absorbées dans les couches superficielles avant d'atteindre le Silicium il en résulte que les dispositifs CMOS sur Silicium peuvent détecter des photons entre 400 nm et environ 900 nm.

Les meilleures performances en sensibilité de détection des photons (on parle d'efficacité quantique, QE) sont ainsi obtenues entre 450 nm et 650 nm, ce qui correspond à une profondeur de génération des paires électron-trou raisonnable et compatible des profondeurs des composants réalisés dans le substrat. En effet, les couches de dopant dépassent rarement les 1,5 μm , et les zones de déplétion créées par la polarisation inverse de la photodiode s'étendent sur 2 μm de profondeur avec des substrats usuels. Ces zones de déplétion sont primordiales pour la collection des charges générées par les photons, car c'est dans ces zones qu'il existe un champ électrique capable de collecter efficacement les charges photo-générées. Ainsi, la sensibilité de détection des photons décroît très rapidement pour des longueurs d'onde supérieures à 650 nm. Il est alors très difficile de détecter efficacement des photons dans le proche infra-rouge avec des pixels réalisés sur des substrats de Silicium.

Or, il existe des besoins nécessitant de réaliser des images dans le proche infra-rouge ou tout simplement avec des substrats permettant d'augmenter la sensibilité, notamment pour des applications militaires. Les applications visées sont par exemple la détection de corps émettant dans le proche infra-rouge, mais aussi les dispositifs utilisant des imageurs polarisant pour lesquels la sensibilité devient très faible dès qu'une direction de polarisation est sélectionnée, ou encore le développement de pixels à très fort gain qui ont besoin de maximiser la collection de charge pour arriver à la détection du photon unique. Il s'agit donc de détecteurs à sensibilité augmentée à la lumière et pour lesquelles la bande spectrale pourra être étendue dans le proche infra-rouge. Cette voie d'amélioration de la détection dans le proche infra-rouge permettra de détecter les longueurs d'onde jusqu'à 950 nm et donc d'éviter d'utiliser des matériaux autres que le Silicium.

Une des voies pour augmenter la sensibilité des imageurs CMOS et notamment dans le proche infra-rouge est d'augmenter la profondeur de la zone dépeuplée créée par la photodiode. La seule solution envisageable est alors d'utiliser des substrats résistifs plutôt que d'augmenter la tension de polarisation de la photodiode (Thèse de Jean Baptiste Lincelles, ISAE, 2016). Or, il n'existe aucune étude complète dans la littérature détaillant le comportement des paramètres clés (tension de pinning, lag, capacité totale de collection, QE, courant d'obscurité) de la photodiode pincée lorsqu'elle est réalisée sur des substrats résistifs, voire très résistifs. **L'enjeu de cette thèse sera donc d'étudier des photodiodes pincées sur différents substrats résistifs grâce à des simulations de type TCAD, des modèles analytiques permettant de démontrer la bonne compréhension des phénomènes, mais aussi des mesures sur des matrices de pixels. Le candidat étudiera ainsi l'ensemble des paramètres du pixel sur des substrats atypiques et en analysera les compromis et les futures règles de conception nécessaires à la réalisation de dispositifs intégrés.**

3. Programme de la thèse (2 à 4 pages)

Le travail de thèse proposé vise principalement à comprendre comment les paramètres clés du pixel à photodiode pincé évoluent en fonction de la résistivité du substrat. Ces paramètres sont la tension de pinning [1], c'est-à-dire le potentiel de la photodiode à vide relativement au substrat, le lag ou l'inefficacité de transfert des charges entre la photodiode et le nœud de lecture [2], la capacité totale de charge de la photodiode (Full Well Capacity) [1], le courant d'obscurité, le bruit de lecture, et surtout l'efficacité quantique (QE) qui mesure la sensibilité du pixel en fonction de la longueur d'onde. L'étude sera réalisée en tirant parti des capacités des procédés CMOS développés par les fondeurs pour les

applications d'imagerie. Ceux-ci présentent comme avantage majeur la disponibilité de photodétecteurs optimisés en termes de courant d'obscurité et de bruit [3] (dispositif dit « photodiode pincée » offrant un écrantage vis-à-vis des pièges d'interface) et de transmission des photons au silicium à travers une interface de diélectriques optimisée grâce à des couches anti-réfléctives.

L'enjeu est d'être capable d'analyser et d'expliquer comment le dopage des substrats influence les paramètres clés de l'imageur et de définir quelles sont les limites à l'utilisation des substrats résistifs pour les photodiodes pincées. Ensuite, le doctorant sera amené à déterminer comment la conception du pixel doit être modifiée (d'un point de vue de l'utilisation des couches de dopant disponible ou s'il faut modifier certaines couches) pour permettre son utilisation sur un substrat très résistif.

Actuellement il existe quelques travaux portant sur les photodiodes pincées en substrat résistif [4-5], mais il n'existe pas d'analyse des caractéristiques de la photodiode, ni de comparaison entre différents dopages de substrat. Enfin, aucune étude ne présente les modifications éventuelles qui seront à prendre en compte pour réaliser de tels imageurs. L'étudiant s'appuiera sur les travaux de J. B. Lincelles qui a fait une thèse à l'ISAE-SUPAERO sur les imageurs de type « 3T » (sans photodiode pincée) en substrat très résistif [6], et qui constitue une base solide pour commencer cette thèse.

Pour mener à bien cette étude, le candidat aura à sa disposition des outils de simulation de type TCAD (voir exemple de la Fig. 2), très utilisés dans l'industrie de la microélectronique pour anticiper le comportement des composants mais aussi pour comprendre la physique régissant les phénomènes de déplacement et de collection des charges.

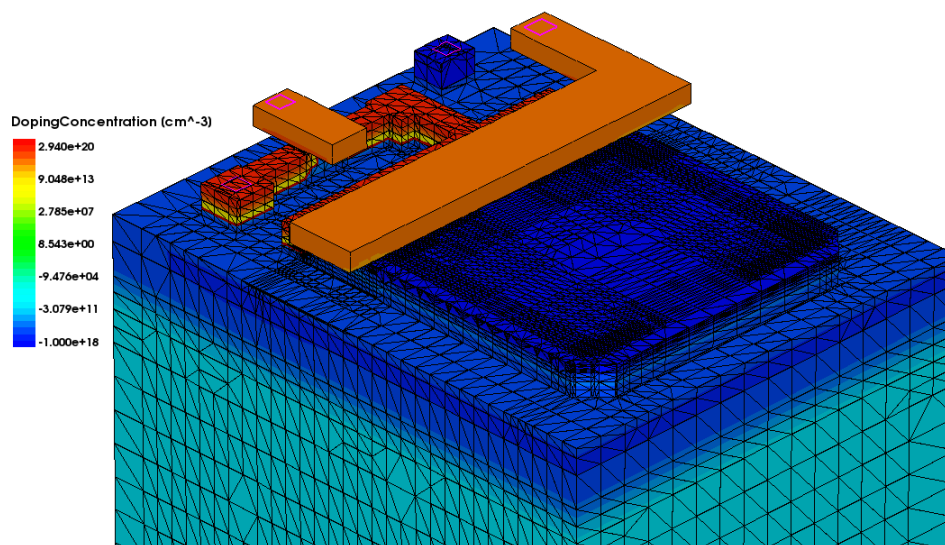


Fig. 2 Simulation 3D d'un pixel avec une photodiode pincée.

D'autre part, le candidat aura à disposition des matrices de pixels basés sur des photodiodes pincées et réalisées sur différents substrats dont la résistivité ira des valeurs « normales » à des valeurs très résistives. Ces matrices pourront être mesurées et analysées sur les bancs électro-optiques de l'ISAE-SUPAERO, et permettront de réaliser les premières analyses qui mèneront éventuellement à la réalisation d'un autre véhicule de test.

Programme prévu :

- Réaliser une revue bibliographique de l'état de l'art concernant :
 - Les technologies CMOS optimisées pour l'imagerie
 - Les paramètres clés des pixels à photodiodes pincées
 - Revu des travaux réalisés sur des imageurs en substrat résistif
- Comprendre à l'aide de modèles analytiques simples ou de la simulation TCAD quelle influence peut avoir la résistivité du substrat sur les paramètres de l'imageur
- Réaliser des campagnes de mesure sur les matrices de pixels disponibles à l'ISAE pour corrélérer les tendances simulées avec les observations expérimentales, analyser l'amélioration des performances des imageurs en fonction du dopage du substrat.
- Proposer de nouveaux modèles pour les paramètres clés, analyser les défauts induits par l'utilisation des substrats résistifs et proposer des solutions pour les contourner.
- Proposer de nouvelles règles de conception pour les imageurs en substrat résistif ainsi que des voies d'amélioration. Un imageur pourra éventuellement être conçu en fonction des conclusions tirées.

- [1] A. Pelamatti ; Comparison of Pinning Voltage Estimation Methods in Pinned Photodiode CMOS Image Sensors, 2015
- [2] X. Chao, Design and Optimization of Four-Transistor Pixel for Low Image Lag CMOS Image Sensor, 2013
- [3] E. Fossum, A Review of the Pinned Photodiode for CCD and CMOS Image Sensors, 2014
- [4] K. Stefanov, Design and Performance of a Pinned Photodiode CMOS Image Sensor Using Reverse Substrate Bias, Sensors, 2018
- [5] X. Meng, Radiation Hardness Study on a Fully Depleted Pinned Photodiode CMOS Image Sensor, 2019
- [6] J.B Lincelles, Enhanced Near-Infrared Response CMOS Image Sensors Using High-Resistivity Substrate: Photodiodes Design Impact on Performances, 2016

4. Profil du candidat

Master recherche (ou équivalent) dans au moins une des spécialités suivantes :

- nano/microélectronique (conception, procédés de fabrication...)
- optoélectronique
- physique du semi-conducteur
- physique du solide

5. Contact pour la candidature

Olivier Marcelot
 +33 561 33 89 65
olivier.marcelot@isae-supero.fr