

Soutenance de thèse

Ahmad AL YOUSSEF soutiendra sa thèse de doctorat, préparée au sein de l'équipe d'accueil doctoral ISAE-ONERA OLIMPES et intitulée « *Etude par modélisation des évènements singuliers (SET/SEU/SEL) dans les technologies CMOS induits par l'environnement radiatif* »

Le 25 octobre 2017 à 10h00, salle des thèses ISAE-SUPAERO

devant le jury composé de

M. Laurent ARTOLA	Ingénieur de recherche ONERA	Codirecteur de thèse
M. Patrick AUSTIN	Professeur Université Paul Sabatier	
Mme Karine COULIE	Maître de Conférences Université Aix-Marseille	Rapporteur
M. Marc GAILLARDIN	Ingénieur-chercheur CEA DAM	
M. Guillaume HUBERT	Ingénieur de recherche ONERA	Directeur de thèse
M. Jean-Luc LERAY	Ingénieur-chercheur CEA DAM	Rapporteur

Résumé

L'environnement radiatif spatial est particulièrement critique pour la fiabilité des circuits intégrés et systèmes électroniques embarqués. Cet environnement chargé en particules énergétiques (proton, électron, ions lourds, etc) peut conduire à des pannes transitoires (SET), ou permanentes (SEU) et dans certains cas destructives (type Latchup, SEL) dans les dispositifs embarqués. L'effet d'une seule particule est identifié comme un événement singulier (SEE). Les contraintes imposées par l'intégration technologique poussent les fabricants micro-électroniques à prendre en considération la vulnérabilité de leurs composants vis-à-vis du Latchup tout en considérant les phénomènes non destructifs tels que la corruption de données (SEU/MBU). Cette thèse est le fruit d'une collaboration entre l'ONERA et Sofradir, fabricant électronique d'imageurs infrarouge. L'objectif de cette thèse est d'étudier les effets singuliers (SET/SEU/SEL) de la technologie CMOS utilisée par Sofradir dans des conditions de températures cryogéniques, et plus particulièrement l'effet Latchup. Tout d'abord, cette thèse a permis d'analyser des données expérimentales d'évènements transitoires (SET) mesurés sur différents circuits de lecture irradiés par faisceau d'ions lourds pour une large gamme de température de 50K à 300K. Les mesures mettent en évidence une dépendance à la température limitée de la sensibilité SET des deux circuits de lecture des imageurs infrarouge (ROIC). Les sensibilités SEE des deux ROIC sont relativement faibles et conformes aux exigences de Sofradir. Pour terminer, La dépendance mesurée de la multiplicité des SET selon leur durée a été quantifiée et analysée. L'outil de prédiction MUSCA SEP3 est venu confirmer les hypothèses formulées lors de cette analyse. Enfin, aucun évènement Latchup n'a été mesuré. Cette robustesse au Latchup aux températures cryogéniques a été investiguée. Dans un premier temps, un modèle de simulation a été développé en sélectionnant les modèles physiques les plus pertinents afin de décrire les comportements spécifiques du composant à basses températures. La méthodologie de cette étude s'appuie sur une analyse théorique (simulations TCAD/ SPICE) du déclenchement du Latchup pour la technologie académique. Cette première étude a permis de comprendre les paramètres impliqués dans les mécanismes de déclenchement à basses températures. Cette analyse montre une bonne

corrélation des tendances avec les données expérimentales de la littérature. Afin de généraliser l'étude à la technologie de Sofradir, des simulations TCAD ont été réalisées sur 3 trois structures CMOS correspondant à différentes géométries d'inverseurs utilisés par Sofradir lors du design de ses circuits de lecture. Les simulations montrent une immunité de la technologie Sofradir vis-à-vis le Latchup à basses températures. En revanche, certains évènements Latchup ont été observés à hautes températures. Une étude spécifique des effets technologiques de l'inverseur sur la sensibilité Latchup a alors été conduite. L'impact des paramètres dopage et design sont étudiées afin de proposer des solutions de durcissement au Latchup. Enfin, une modélisation électrique du Latchup a été proposée afin de s'intégrer à la plateforme de prédiction SEE, MUSCA SEP3 développée par l'ONERA dans le but d'adresser à la fois, l'évaluation, la caractérisation et l'aide au développement de circuits CMOS en environnement spatial.